

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-129292

(43)Date of publication of application : 21.05.1996

(51)Int.Cl. G03G 15/05  
B41J 2/415

(21)Application number : 06-288580

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 31.10.1994

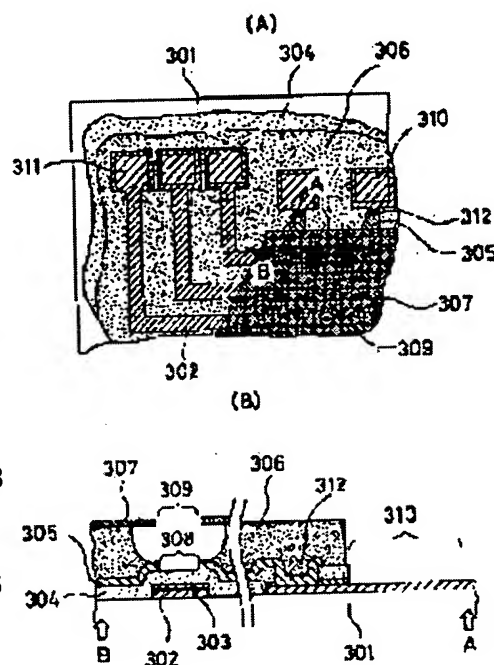
(72)Inventor : ARIMA MICHITSUGU  
MINAMOTO YUKIAKI  
FUNAZAKI JUN  
MATSUMOTO KAZUYA

## (54) CHARGE GENERATION CONTROL ELEMENT FOR ELECTROSTATIC IMAGE FORMING DEVICE AND ITS PRODUCTION

## (57)Abstract:

PURPOSE: To provide a charge generation control element for electrostatic image forming device with which a drastic reduction of line electrode size and an improvement in dimensional accuracy are made possible and a process for production thereof.

CONSTITUTION: This charge generation control element is provided with a line electrode 302 consisting of aluminum formed on a quartz substrate 301, a titanium thin film 303 for preventing aluminum hillock formed on the line electrode 302 and a dielectric film 304 consisting of silicon oxide, etc., formed on the line electrode 30. The charge generation control element for the electrostatic image forming device is composed of a finger electrode 305 having finger hole 308 for forming charge in the central part and a screen electrode 307 having screen hole 309 in the central part formed on the finger electrode 305 via an insulating film 306 consisting of a polyimide, etc., having hole part for charge passage in the central part.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-129292

(43) 公開日 平成8年(1996)5月21日

(51) Int. Cl.

識別記号 片内整理番号

P I

技術表示箇所

G 0 3 G 15/05  
B 4 1 J 2/415G 0 3 G 15/ 00 1 1 6  
B 4 1 J 3/ 18 1 0 1

審査請求 未請求 請求項の数12 F D (全 12 頁)

(21) 出願番号 特願平6-288590

(22) 出願日 平成6年(1994)10月31日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 有馬 通継

東京都渋谷区幡ヶ谷2丁目43番2号 オリ  
ンパス光学工業株式会社内

(72) 発明者 源 幸昭

東京都渋谷区幡ヶ谷2丁目43番2号 オリ  
ンパス光学工業株式会社内

(72) 発明者 船越 純

東京都渋谷区幡ヶ谷2丁目43番2号 オリ  
ンパス光学工業株式会社内

(74) 代理人 弁理士 最上 健治

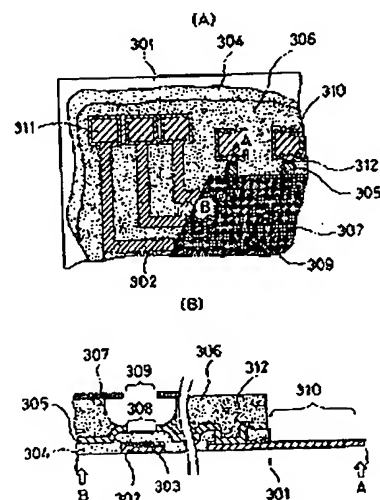
最終頁に続く

(54) 【発明の名称】 静電像形成装置用の電荷発生制御素子及びその製造方法

(57) 【要約】

【目的】 ライン電極寸法的大幅な微細化及び寸法精度の向上が可能となる静電像形成装置用の電荷発生制御素子及びその製造方法を提供する。

【構成】 石英基板301上に形成されたアルミニウムからなるライン電極302と、ライン電極302上に形成されたアルミニウムヒロック防止用のチタン薄膜303と、ライン電極上に形成された酸化シリコン等からなる誘電体膜304と、中心部に電荷生成用のフィンガー孔308を有するフィンガー電極305と、中心部に電荷通過用の孔部を有するポリイミド等の絶縁膜306を介して、前記フィンガー電極305上に形成された、中心部にスクリーン孔309を有するスクリーン電極307とで静電像形成装置用の電荷発生制御素子を構成する。



301: 基板  
302: ライン電極  
303: チタン薄膜  
304: 誘電体膜  
305: フィンガー電極  
306: 絶縁膜  
307: スクリーン電極  
308: フィンガー孔  
309: スクリーン孔  
310: フィンガー電極パッド  
311: ライン電極パッド  
312: コンタクトホール

(2)

特開平8-129292

1

【特許請求の範囲】

【請求項1】 絶縁基板上に形成されたライン電極と、  
該ライン電極の表面に形成された固体誘電体膜と、該固  
体誘電体膜の上部に形成され、中心部に電荷生成用の孔  
部を有するフィンガー電極と、該フィンガー電極表面  
に、中心部に電荷を通過せしめる孔部を有する固体絶縁  
体膜を介して形成された、中心部に電荷導出用の孔部を  
有するスクリーン電極よりなる電荷発生制御素子におい  
て、前記ライン電極は半導体製造工程により形成された  
アルミニウムで構成されていることを特徴とする静電像  
形成装置用の電荷発生制御素子。

【請求項2】 前記ライン電極と前記固体誘電体膜との  
間にアルミニウムより高硬度の薄膜が形成されているこ  
とを特徴とする請求項1記載の静電像形成装置用の電荷  
発生制御素子。

【請求項3】 前記高硬度の薄膜は、チタン、モリブデ  
ン、タングステン、窒化チタンのいずれかからなる薄膜  
であることを特徴とする請求項2記載の静電像形成装置  
用の電荷発生制御素子。

【請求項4】 前記高硬度の薄膜は、アルミナからなる  
薄膜であることを特徴とする請求項2記載の静電像形成  
装置用の電荷発生制御素子。

【請求項5】 前記請求項4記載の静電像形成装置用の  
電荷発生制御素子の製造方法において、絶縁基板上に形  
成されたアルミニウム膜上にレジストパターンを形成す  
る工程と、温水との水和反応によって前記レジストパタ  
ーンに被覆されていない部分のアルミニウム膜を前記絶  
縁基板との界面まで全て水和酸化膜化する工程と、前記  
レジストパターンを除去して再度温水による水和酸化を  
行うことにより、残されたアルミニウム膜の表面にアル  
ミニウムの水和酸化膜を形成する工程と、前記水和酸化  
膜を450℃以上の温度で加熱することによりアルミナ  
膜に変化させる工程とを備えていることを特徴とする静  
電像形成装置用の電荷発生制御素子の製造方法。

【請求項6】 前記請求項1～4のいずれか1項に記載  
の静電像形成装置用の電荷発生制御素子の製造方法にお  
いて、前記固体誘電体膜の全部あるいは一部を205℃以  
下の温度で形成する工程を備えていることを特徴とする  
静電像形成装置用の電荷発生制御素子の製造方法。

【請求項7】 前記固体誘電体膜は、酸化シリコン又は  
窒化シリコンで形成することを特徴とする請求項6記載  
の静電像形成装置用の電荷発生制御素子の製造方法。

【請求項8】 前記ライン電極は、その端部が面取りさ  
れていることを特徴とする請求項1～4のいずれか1項  
に記載の静電像形成装置用の電荷発生制御素子。

【請求項9】 前記フィンガー電極のワイヤボンディン  
グパッドを備え、該ワイヤボンディングパッドはアルミ  
ニウムで形成されていることを特徴とする請求項1～4  
及び8のいずれか1項に記載の静電像形成装置用の電荷  
発生制御素子。

2

【請求項10】 前記フィンガー電極と前記ワイヤボンデ  
ィングパッドとはアルミニウムからなる配線で接続され  
ていることを特徴とする請求項9記載の静電像形成装置  
用の電荷発生制御素子。

【請求項11】 前記請求項1～4及び8～10のいずれか  
1項に記載の電荷発生制御素子を1次元状又は2次元状  
に配列して電荷発生制御素子部を構成し、ライン電極及  
びフィンガー電極のワイヤボンディングパッドを前記電  
荷発生制御素子部の一側又は両側に配置し、前記ライン  
電極及びフィンガー電極と前記ワイヤボンディングパッ  
ドとを接続する配線を同一方向又は逆向きの2方向に配  
設したことを特徴とする静電像形成装置用の電荷発生  
器。

【請求項12】 前記請求項11記載の静電像形成装置用の  
電荷発生器において、前記ライン電極間及び又は前記ラ  
イン電極配線とフィンガー電極間に、固定電位が印加さ  
れる電極線を備えていることを特徴とする静電像形成装  
置用の電荷発生器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、静電印刷に用いられ  
る静電像形成装置用の電荷発生制御素子及びその製造方  
法に関する。

【0002】

【従来の技術】従来、電荷を直接誘電性記録体上に移送  
しデポジションさせる原理により、該誘電性記録体上に  
静電荷による潜像を形成する方法として、コロナ放電を  
利用する方式が特公平2-62862号公報に開示されて  
いる。図15は、上記公報開示の静電像形成装置の電荷  
発生器の一部分の断面を示す図である。同図において、  
100は電荷発生器の一個の電荷発生制御素子を示してい  
る。電荷発生器は多数個の電荷発生制御素子100を一次  
元状、あるいは二次元状に配列して構成されている。電  
荷発生制御素子100は金属よりなるライン電極101、誘  
電体膜103、該誘電体膜103を介して前記ライン電極10  
1と一部対向して配設された金属よりなるフィンガー電  
極105、絶縁膜107、該絶縁膜107及び空間を介して前  
記フィンガー電極105と対向して配設された金属よりな  
るスクリーン電極109とで構成されている。

【0003】次に、このように構成されている電荷発生  
制御素子100の動作について説明する。図15において、  
誘電体膜103を挟んで配置されたライン電極101とフィ  
ンガー電極105間に、電源102より交流電圧を印加する  
ことにより、フィンガー孔104の側壁部において、コロ  
ナ放電現象により電荷群が発生する。この電荷群の内の  
移動度の大きい負電荷が潜像形成に利用される。フィ  
ンガー電極105に対向して、絶縁膜107を介在させて形  
成したスクリーン電極109に、フィンガー電極105に印加  
する電位よりも正の電位を印加すると、コロナ放電によ  
り発生した負電荷はチャンネル106を経てスクリーン電

(3)

特開平8-129292

3

極109に形成されているスクリーン孔108より抽出される。スクリーン孔108より抽出された負電荷は、該電性記録体であるドラム110に向けて加速され、ドラム110にデポジションし電荷潜像を形成する。逆にスクリーン電極109に、フィンガー電極105に対して負の電位を印加した場合は、スクリーン孔108からの負電荷の抽出は阻止され、ドラム110への潜像は形成されなくなる。

【0004】次に、従来の電荷発生器の製造方法を図15を用いて説明する。図16は従来の電荷発生器の積層構成を、各層別に分解して示す構成図である。図16において、201はアルミニウムよりなる器体支持体（バックボーン）であり、この器体支持体201上に電荷発生器が形成される。202は通常のガラスエポキシ基板であり、従来の電荷発生器においてはRFボードと呼ばれている。このガラスエポキシ基板202の表面には、厚さ約5mmの銅の薄膜をあらかじめウエットエッチング法により処理して、ライン電極203がパターンニング形成されている。204は誘電体層であり、約35μmの厚さを有する炭素（マイカ）により形成され、比誘電率は約16である。205は厚さが約25μmのステンレススチールの薄板を、あらかじめウエットエッチング法により処理して、パターンニング形成されているフィンガー電極である。このエッチングの際は、薄板の両面よりウエット加工を行い、フィンガー孔のサイドエッチによる寸法の拡大を防止するようにしている。

【0005】206はデュポン社より販売されているバクレル（一般的には光硬化型ラミネートフィルムと称される）と呼ばれる厚さ約100μmの絶縁膜であり、ダイナマスクあるいはコンフォマスクとも呼ばれている。この絶縁膜206のパターンニングは、後で説明するように絶縁膜206をフィンガー電極205上に貼り付けた後に実施する。207は厚さが約25μmのステンレススチールの薄板を、あらかじめウエットエッチング法により処理してパターンニング形成したスクリーン電極であり、このパターンニング工程の場合も、フィンガー電極形成工程と同じく、薄板の両面よりウエット加工を行い、スクリーン孔のサイドエッチによる寸法の拡大を防止するようにしている。

【0006】以上説明した各部材を、順次接着剤により互いに貼り合わせて電荷発生器を形成するが、まず、ライン電極203を形成したガラスエポキシ基板202と誘電体層204を、紫外線硬化エポキシ接着剤により貼り合わせる。この際、接着剤中の気泡の発生を出来るだけ抑える事が肝要である。また誘電体層204を出来るだけ均一になるように、均一に接着剤を塗布する事も必要である。次に誘電体層204上にデニソン社製のデンシル（一般的にはシリコン系接着剤）と呼ばれる接着剤を塗布し、フィンガー電極205を貼り合わせる。フィンガー電極205を貼り合わせる時には、ガラスエポキシ基板202に形成した合わせマークに対して、同一位置に形成した

4

フィンガー電極部の合わせマークを使って、顕微鏡で位置決めをしながら押圧接着する。

【0007】続いて、絶縁膜206をフィンガー電極205上にラミネートコートする。そして露光、現像、ウエットエッチング処理により、図15のチャンネル105に対応する開孔を行う。チャンネルの開孔を行う際の露光工程においては、ガラスエポキシ基板202に形成した合わせマーク、あるいはフィンガー電極部に形成した合わせマークを用い、顕微鏡を使用して露光用マスクの位置決めをした後、露光を行う。その後、絶縁膜206の電荷発生部以外の領域上に低粘度のシリコン接着剤を塗布し、スクリーン電極207を貼り合わせる。この際、ガラスエポキシ基板202に形成した合わせマークに対して、同一位置に形成したスクリーン電極部の合わせマークを使って、顕微鏡で位置決めをしながら押圧接着する。最後に器体支持体201にガラスエポキシ基板202を貼り付け、電荷発生器を完成するようになっている。

【0008】

【発明が解決しようとする課題】ところで、従来の電荷発生器には種々の技術的な問題点があるが、次にその問題点を工程順に説明する。まずライン電極の形成にかかわる問題点としては、図15に示した誘電体層103の膜厚の不均一性の発生が挙げられる。誘電体層103の厚さが均一でないとすると、異なる画素間において不均一性に起因する発生電荷量のバラツキを生じ、結局、再生画像上における固定パターン雑音を生じ、再生画質の低下をもたらす。先に述べたように、図15に示した誘電体層103の厚さとしては、図16の誘電体層204の厚さと、紫外線硬化エポキシ接着剤の厚さの和となる。ライン電極101の厚さに起因するライン電極101の段差は5μm程度存在する。この段差を埋めながら表面を平坦化して、誘電体層103を接着しなければならないという製造上の困難性が存在する。また、接着剤塗布時の発泡も問題となる。発泡に関しても、ライン電極101の段差が大きいかほど、発泡を生じる確率が大きくなる。

【0009】次の問題点として、従来の電荷発生器においては、コロナ放電のためには大きな駆動電圧が必要であるという点が挙げられる。従来例において説明したように、マイカよりなる誘電体層の厚さが35μmと厚いため、コロナ放電を発生させるための駆動電圧は約2500V<sub>pp</sub>と大きい。パッシェン則によれば、誘電体膜を薄膜化する事により、大気中においては約700V<sub>pp</sub>にまで駆動電圧の低減が可能であるが、従来の電荷発生器の製法においては、マイカのこれ以上の薄膜化は現実的には難しく、また薄膜化により電気的な絶縁耐圧の不足も懸念される。このため、従来例においては高い駆動電圧が必要となっている。

【0010】フィンガー電極の形成に関しては、次のような問題点が存在する。従来の構造の電荷発生器においては、素子上方より見た図15のフィンガー電極105の平

(4)

特開平8-129292

5

面形状は円形となっており、その直径Rは 300 dpi (dot per inch) の解像度を有する静電像形成装置では約150  $\mu\text{m}$ 、600 dpi では約75  $\mu\text{m}$ となっている。従来のフィンガー電極の製法においては、電極の厚さが約25  $\mu\text{m}$ と厚く、またフィンガー電極はウエットエッチング法により加工されるために、結局75  $\mu\text{m}$ 程度のフィンガー孔径が実質的な最小加工寸法となる。つまり従来法による電荷発生器の高解像度化が、600 dpi 程度に限定される。解像度については応用の用途によっては1000dpi 以上が要求され、これらの用途においては従来の電荷発生器では適用不能となる。

【0011】また、従来の電荷発生器においてはフィンガー電極の厚さが厚いために、パターンニング加工時に生じるフィンガー孔径のバラツキも大きくなり、結局画質の低下を招く事となる。更に、前記デンシルと呼ばれる接着剤で誘電体膜で貼り合わせるが、このデンシルの厚さも誘電体膜の厚さの増加とそのバラツキの増加に寄与するため、放電電圧の上昇、あるいはデンシル膜厚のバラツキに起因する画質の低下等を招く。更にフィンガー電極の貼り合わせは、実体顕微鏡等で位置合わせを行いながら圧着するが、かかる手法においては多大の合わせ誤差(ずれ)が発生するという問題点がある。

【0012】フィンガー電極の形成に続く絶縁膜の形成に関しては、従来の製造方法においては前記バクセルと呼ばれる絶縁膜をラミネートコートするが、かかるラミネートコート法においては、100  $\mu\text{m}$ の厚さの絶縁膜を形成した場合、最低でも20  $\mu\text{m}$ 以上の面内膜厚不均一性が発生することが知られており、誘電体膜形成工程と同様、絶縁膜の膜厚の不均一性が画質の低下を生じするという問題点を内包する。また、この絶縁膜に形成するチャンネル孔の作製工程においても、実体顕微鏡等を用いて位置合わせを行いながら孔形成のためのマスクパターンを形成するが、フィンガー電極の貼り合わせ工程と同様、かかる工程においても多大の合わせ誤差(ずれ)が発生する。

【0013】最後のスクリーン電極の形成工程は、ほぼフィンガー電極形成工程と同様な手法により形成されるため、従来のフィンガー電極形成工程が内包する問題点と同様な問題点をばらんでいる。

【0014】本発明は、従来の電荷発生器の上記問題点を解消するためになされたもので、請求項1記載の発明は、ライン電極寸法的大幅な微細化及び寸法精度の向上が可能となる静電像形成装置用の電荷発生制御素子を提供することを目的とする。また、請求項2～5記載の発明は、ライン電極をアルミニウムで形成した場合のアルミヒロックを防止し、固体誘電体膜の信頼性の低下を防止できるようにした電荷発生制御素子及びその製造方法を提供することを目的とする。また請求項6～7記載の発明は、固体誘電体膜の信頼性の低下を防止できるようにした電荷発生制御素子の製造方法を提供することを目

6

的とする。また請求項8記載の発明は、ライン電極の端部での電界集中による固体誘電体膜の絶縁破壊を防止できるようにした電荷発生制御素子を提供することを目的とする。また請求項9記載の発明は、ボンディングワイヤとの接続を容易にした電荷発生制御素子を提供することを目的とする。また請求項10記載の発明は、フィンガー電極の配線による電圧降下を低減することにより、フィンガー電極に印加される電位の低下を防止できるようにした電荷発生制御素子を提供することを目的とする。請求項11記載の発明は、複数の電荷発生制御素子で構成した電荷発生器同志を接続して長尺の電荷発生器を構成する場合において、接続面での電荷発生制御素子の配列の乱れを回避できるようにした静電像形成装置用の電荷発生器を提供することを目的とする。また請求項12記載の発明は、ライン電極間及び又はライン電極配線とフィンガー電極間のクロストークを防止できるようにした静電像形成装置用の電荷発生器を提供することを目的とする。

【0015】

【課題を解決するための手段及び作用】上記問題点を解決するため、請求項1記載の発明は、絶縁基板上に形成されたライン電極と、該ライン電極の表面に形成された固体誘電体膜と、該固体誘電体膜の上部に形成され、中心部に電荷生成用の孔部を有するフィンガー電極と、該フィンガー電極表面に、中心部に電荷を通過せしめる孔部を有する固体絶縁体膜を介して形成された、中心部に電荷流出力の孔部を有するスクリーン電極よりなる電荷発生制御素子において、前記ライン電極を半導体製造工程により形成されたアルミニウムで構成するものであり、このようにライン電極に、半導体製造方法において、配線材料として成膜や微細加工に関する方法が確立しているアルミニウムを用いることにより、電極の寸法の微細化及び寸法精度の向上が実現される。

【0016】請求項2記載の発明は、前記ライン電極と前記固体誘電体膜との間にアルミニウムより高硬度の薄膜を形成するものであり、また請求項3記載の発明は、前記高硬度の薄膜を、チタン、モリブデン、タングステン、窒化チタンのいずれかからなる薄膜で構成するものであり、また請求項4記載の発明は、前記高硬度の薄膜を、アルミナからなる薄膜で構成するものであり、また請求項5記載の発明は、前記請求項4記載の静電像形成装置用の電荷発生制御素子の製造方法において、絶縁基板上に形成されたアルミニウム膜上にレジストパターンを形成する工程と、温水との水和反応によって前記レジストパターンに被覆されていない部分のアルミニウム膜を前記絶縁基板との界面まで全て水和酸化膜化する工程と、前記レジストパターンを除去して再度温水による水和酸化を行うことにより、露されたアルミニウム膜の表面にアルミニウムの水和酸化膜を形成する工程と、前記水和酸化膜を450℃以上の温度で加熱することによりア

(5)

特開平8-129292

7

ルミナ膜に変化させる工程とを備えているものである。このように、アルミニウムに形成されたライン電極の表面に、チタン、モリブデン、タングステンあるいはアルミナからなる高硬度の薄膜を形成することにより、ライン電極の表面に成長するアルミヒロックを防止することができ、固体誘電体膜の信頼性の低下が防止される。

【0017】請求項6記載の発明は、前記請求項1～4記載の静電像形成装置用の電荷発生制御素子の製造方法において、前記固体誘電体膜の全部あるいは一部を 200℃以下の温度で形成するものであり、また請求項7記載の発明は、前記固体誘電体膜として酸化シリコン又は窒化シリコンを用いるものである。このように固体誘電体膜の成膜温度を下げることに、アルミニウムからなるライン電極内でのアルミニウム原子の移動が抑制されるため、ライン電極表面に成長するアルミヒロックが防止され、固体誘電体膜の信頼性が向上する。

【0018】請求項8記載の発明は、前記ライン電極の端部が面取りされていることを特徴とするものである。このようにライン電極の端部を面取りすることにより、電極端部での電界集中が抑制され、固体誘電体膜の絶縁破壊が防止される。

【0019】請求項9記載の発明は、前記フィンガー電極のワイヤボンディングパッドを備え、該ワイヤボンディングパッドをアルミニウムで形成するものである。このようにボンディングパッドをアルミニウムで構成することにより、ボンディングワイヤとパッドとの良好な接合が実現される。

【0020】請求項10記載の発明は、前記フィンガー電極と前記ワイヤボンディングパッドとをアルミニウムからなる配線と接続することを特徴とするものである。このように配線に電気抵抗の小さいアルミニウムで構成するため、配線による電圧降下が小さく、多数の電荷発生制御素子で電荷発生器を構成した場合に、配線の長さが電極毎に異なっている場合でも、電荷発生器の各素子に印加される電圧のばらつきは低減される。

【0021】請求項11記載の発明は、前記請求項1～4及び8～10のいずれか1項に記載の電荷発生制御素子を1次元状又は2次元状に配列して電荷発生制御素子部を構成し、ライン電極及びフィンガー電極のワイヤボンディングパッドを前記電荷発生制御素子部の一側又は両側に配置し、前記ライン電極及びフィンガー電極と前記ワイヤボンディングパッドとを接続する配線を同一方向又は逆向きの2方向に配設するものである。ワイヤボンディングパッドをこのように配置することにより、複数個の電荷発生制御素子から構成される電荷発生器同志を接続して長尺の電荷発生器を構成する場合に、全てのボンディングパッドを接続部以外の場所に配置することが可能となるため、接続部での電荷発生制御素子の配列の乱れが回避される。

【0022】請求項12記載の発明は、前記請求項11記載

8

の静電像形成装置用の電荷発生器において、前記ライン電極間及び又はライン電極配線とフィンガー電極間、固定電位が印加される電極線を備えているものである。このように固定電位が印加される電極線を配設することにより、ライン電極間及び又はライン電極配線とフィンガー電極間におけるクロストークを阻止することが可能となる。

【0023】

【実施例】

【第1実施例】次に実施例について説明する。図1の(A)は、本発明に係る静電像形成装置用の電荷発生制御素子を複数個の2次元状に配列してなる電荷発生器の第1実施例の平面構造図であり、図1の(B)は図1の(A)のA-B線に沿った断面構造図である。図において、301は石英(ガラス)基板であり、302はアルミニウムから成るライン電極である。303はアルミニウムヒロックを防止するためのチタン薄膜である。304はプラズマCVD(Plasma Chemical Vapor Deposition)によって形成された誘電体膜であり、厚さ数ミクロンの酸化シリコンあるいは窒化シリコンから構成されている。305はフィンガー電極で、その表面でコロナ放電による発熱を生ずることからチタン、モリブデン等の高融点金属が使用される。なおライン電極302とフィンガー電極305の間には1000V程度のACバイアスが印加されることから、誘電体膜304には高い静電耐圧が要求される。フィンガー電極305は誘電体膜304に開けられたコンタクトホール312によってフィンガーパッド310に接続されている。306は絶縁膜で、ポリイミド等の耐熱性の高い樹脂が使用される。307はスクリーン電極でチタン、モリブデン、アルミニウム、タンタナイトライド等の単層金属膜あるいはこれらの材料よりなる複層金属膜が使用される。308、309はそれぞれフィンガー孔及びスクリーン孔である。

【0024】次に、本実施例の製造工程について説明する。図2の(A)～図6の(A)は、製造工程順に示した平面構造図で、図2の(B)～図6の(B)は、図2の(A)～図6の(A)のA-B線に沿った断面構造図である。まず、図2の(A)、(B)に示すように、石英(ガラス)基板401上に、アルミニウム膜402及びチタン膜403をスパッタリングあるいは真空蒸着等の手法により順次形成した後、チタン膜403の表面にレジストパターン404を形成する。次に図3の(A)、(B)に示すように、アルミニウム膜402及びチタン膜403のうち、レジストパターン404にて被覆されていない部分をエッチングにより除去することによって、ライン電極405、ライン電極パッド409及びフィンガー電極パッド406を形成する。次に図4の(A)、(B)に示すように、レジストパターン404を除去した後、表面全面に誘電体膜407をプラズマCVD等の手法によって形成す

(6)

特開平8-129292

9

【0025】次に図5の(A)、(B)に示すように、フィンガー電極とフィンガー電極パッド406とのコンタクト部408、ライン電極パッド409及びフィンガー電極パッド406の上部の誘電体膜407及びチタン膜403をエッチングにより除去する。この際、エッチング法には下地のアルミニウムが侵されにくい方法を採用する。次に誘電体膜407の表面にモリブデン、チタン、タングステン等の金属膜を形成した後、ライン電極405の場合と同様にレジストパターンに沿ってエッチングを行うことによって、図6の(A)、(B)に示すように、フィンガーホール411を有するフィンガー電極410を形成する。次いでフィンガー電極410の上部に、絶縁膜及びスクリーン電極を順次形成することによって、図1の(A)、(B)に示された構造の電荷発生器が完成する。なおライン電極405の電極材料としては、アルミニウムの他に銅などの電気抵抗の低い他の材料も使用可能である。

【0026】この実施例におけるチタン膜303は誘電体膜304の形成の際に、ライン電極302の表面に発生するアルミヒロックの成長を阻止する。なお本実施例では、このアルミヒロック成長阻止膜としてチタンを使用した。硬度の高い材料であれば他の材料、例えばモリブデン、タングステン、あるいは窒化チタンも使用可能である。

【0027】またライン電極がアルミニウムのみから構成される場合、ライン電極形成後にライン電極表面を80℃程度の温水中に浸して水和酸化した後、450℃以上の温度で数十分間加熱すると、ライン電極表面にアルミナ膜が形成されるが、このアルミナ膜もアルミヒロックの防止に有効である。更にチタン膜などのアルミヒロック成長阻止膜を形成するかわりに、誘電体膜304の成膜温度を205℃以下にすることによっても、アルミヒロックは防止される。

【0028】本実施例においては、ライン電極をアルミニウムによって構成しているため、半導体装置の製造に使用されている微細加工技術を使用することにより素子寸法の大規模な微細化が可能である。またアルミニウムは電気抵抗が非常に小さいため、ライン電極のインピーダンスのばらつきが相対的に小さくなり、電荷発生器の再生画像の均一性を向上させることができる。更にライン電極の表面に硬度の高い膜が形成されているため、素子製造工程中にライン電極の表面へのアルミヒロックの発生を阻止することができる。したがって、ライン電極にアルミニウムを使用した場合でも、ライン電極とフィンガー電極間の静電耐圧を大幅に向上させることが可能となる。また、各電極のボンディングパッドは、それぞれの電極の材質に関わらず、全てアルミニウムで構成されているため、電荷発生器を金線等によって他の装置に接続する場合、フィンガー電極やアルミヒロック阻止膜にどのような材料を使用した場合でも、金線とボンディングパッドとの接合部の信頼性が保証される。

10

【0029】(第2実施例)次に第2実施例について説明する。図7は第2実施例の電荷発生器の平面構造図である。この実施例の基本的な構成は第1実施例と同様であるが、石英(ガラス)基板501上に形成されているライン電極502が配線510によってボンディングパッド505に接続されている。そして配線510はフィンガー電極503の近くに形成されるため、配線510に高電圧を印加すると、その近くの電極の電位が変化して素子が誤動作する可能性がある。そのような電極間のクロストークを防止するため、本実施例においては、配線510とフィンガー電極503の間、及び互いに隣接するライン電極502の間に接地電極511、512が形成されている。接地電極512と接地電極パッド508は、ライン電極形成工程でライン電極502と同時に形成され、接地電極511と配線510はフィンガー電極形成工程でフィンガー電極503と同時に形成される。複数の電荷発生制御素子から構成される電荷発生器同志を接続して長尺の電荷発生器を構成する場合に、本実施例の構成を採用することによって、電荷発生器同志をその接続部で、電荷発生制御素子の配列を乱すことなく接続することが可能となる。なお図7において、506はボンディングパッド505、507に接続された配線である。本実施例においては、配線506はボンディングパッド505、507と一体に形成したものを示しているが、配線506とボンディングパッドを別々に形成してもよい。

【0030】なお図7に示した第2実施例においては、ライン電極502が1本の配線510によってボンディングパッド505に接続されているが、図8に示すように、それぞれ複数本の配線510、506によって接続してもよい。

【0031】また図7及び図8に示したものは、いずれの場合も全てのワイヤボンディングパッド505、507、508を同じ方向に配置しているが、例えば図9に示すように、一部のパッドをライン電極502に対して反対側に配置してもよい。この図示例では、ライン電極502の上部にフィンガー電極用のボンディングパッド507と接地電極用のボンディングパッド508を、下部にライン電極用のボンディングパッド505を形成したものを示している。

【0032】この第2実施例においては、複数の電荷発生器を結合して大型の電荷発生器を形成することが可能となる。電荷発生器に含まれる素子の数が増えるほど欠陥素子の発生率も増加するので、複数の小さい部分に分割して作成して、最後に良品のみを結合すれば収率が向上する。更にフィンガー電極503とボンディングパッド507の間が空いている場合でも、配線506が電気抵抗の低いアルミニウムで構成することにより、ボンディングパッド507に印加される電位が効率よくフィンガー電極に印加される。

【0033】(第3実施例)次に第3実施例について説



(7)

特開平8-129292

11

明する。図10は第3実施例の電荷発生器の製造工程を示す断面図である。まず図10の(A)に示すように、石英(ガラス)基板601上にアルミニウム膜602をスパッタリングあるいは真空蒸着等の手法により形成した後、レジストパターン603を形成する。次に図10の(B)に示すように、80℃程度の温水中に浸すことによりアルミニウム膜が露出している部分を基板601との界面まで水和酸化して水和酸化膜606を形成する。ここで水和酸化されずに残されたアルミニウム膜がライン電極604及びフィンガー電極用のボンディングパッド605となる。次に図10の(C)に示すように、レジストパターン603を除去した後、ライン電極604以外の部分にレジストパターン607を形成して、再度80℃程度の温水中に浸すことにより、ライン電極604の表面に水和酸化膜606aを成長させる。次に図10の(D)に示すように、450℃以上の温度で熱処理を行うことにより水和酸化膜606、606aから水分を除去することによりアルミナ膜608を形成する。次に図10の(E)に示すように、これらの上層に誘電体膜609、フィンガー電極610、絶縁膜611、スクリーン電極612を順次形成し、電荷発生器を完成する。本実施例においては、ライン電極604の表面に形成されたアルミナ膜608からなる高硬度薄膜によってアルミヒロックが防止されるだけでなく、アルミナ膜608の膜厚が電界の集中するライン電極端部近傍で厚く形成されているため、素子の耐久性が更に向上する。

【0034】〔第4実施例〕次に第4実施例について説明する。図11は第4実施例の電荷発生器の製造工程の一部を示す断面図である。まず図11の(A)に示すように、石英(ガラス)基板701上に形成されたアルミニウム膜702の表面にレジストパターン703を形成した後、図11の(B)に示すように、該レジストパターン703によって被覆されていない部分をエッチングによって除去することにより、ライン電極704を形成する。次にレジストパターン703を除去した後、図11の(C)に示すように、全面にライン電極704の厚さと同程度の膜厚のアルミニウム膜705を再度形成する。次に図11の(D)に示すように、異方性エッチングにより新たに形成されたアルミニウム膜705を除去する。これらの処理によってライン電極704の端部に曲面部706が形成される。これらの上層に同様にして誘電体膜、フィンガー電極、絶縁膜、スクリーン電極を順次形成し、電荷発生器を完成する。本実施例においては、ライン電極端部での電界集中が緩和されるため、ライン電極とフィンガー電極間の静電耐圧が向上するという効果を有する。

【0035】〔第5実施例〕次に第5実施例について説明する。図12は第5実施例の電荷発生器の製造工程の一部を示す断面図である。まず図12の(A)に示すように、石英(ガラス)基板801上に形成されたアルミニウム膜802の表面に、該アルミニウム膜802より厚いレジストパターン803を写真蝕刻法にて形成する。ここで、

12

露光の線、投影レンズのフォーカス位置をレジスト表面からずらすことによって、レジストパターン803の端部に曲面804を形成する。次に図12の(B)に示すように、該レジストパターン803によって被覆されていない部分を、異方性エッチングによって除去することによりライン電極805を形成する。ここで、アルミニウムとレジストのエッチング速度が同じになるようなエッチング条件を採用することにより、レジストパターン803の端部の曲面804がライン電極805の端部に転写される。次に図12の(C)に示すように、ライン電極805の上層に残されたレジスト806を除去する。これらの上層に誘電体膜、フィンガー電極、絶縁膜、スクリーン電極を順次形成することにより、電荷発生器が完成する。本実施例においても第4実施例と同様の効果が得られる。

【0036】〔第6実施例〕次に第6実施例について説明する。図13は第6実施例の電荷発生器の製造工程の一部を示す断面図である。まず図13の(A)に示すように、石英(ガラス)基板901上にレジストパターン902を形成する。次に図13の(B)に示すように、基板901の表面全面にアルミニウム膜903をスパッタリングあるいは真空蒸着等の手法により形成すると、レジストパターン902の端部で、アルミニウム膜903にくびれを生ずる。次に図13の(C)に示すように、レジストパターン902を、その上層に形成されているアルミニウム膜と共に除去することにより、その端部に曲面を有するライン電極904が形成される。次に図13の(D)に示すように、ライン電極904全面を異方性エッチングにより、ごく僅かだけ除去することにより、ライン電極904の端部に残されたバリ905を除去する。次いでこれらの上層に同様にして誘電体膜、フィンガー電極、絶縁膜、スクリーン電極を順次形成することにより、電荷発生器が完成する。本実施例においても第4実施例と同様の効果が得られる。

【0037】〔第7実施例〕次に第7実施例について説明する。図14は第7実施例の電荷発生器の製造工程の一部を示す断面図である。まず図14の(A)に示すように、石英(ガラス)基板1001上に形成されたアルミニウム膜1002の表面にレジストパターン1003を形成した後、図14の(B)に示すように、該レジストパターン1003によって被覆されていない部分をエッチングによって除去することにより、ライン電極1004を形成する。次にレジストパターン1003を除去してアルミニウムの融点付近の温度まで加熱した後、室温まで冷却することにより、図14の(C)に示すように、ライン電極1004が熔融する際の表面張力により電極端部に曲面が形成される。次いで同様にして、これらの上層に誘電体膜、フィンガー電極、絶縁膜、スクリーン電極を順次形成することにより、電荷発生器が完成する。本実施例においても第4実施例と同様の効果が得られる。

【0038】

(8)

特開平 8-129292

13

14

【発明の効果】以上実施例に基づいて説明したように、請求項1記載の発明によれば、電極の寸法の微細化及び寸法精度の向上が可能となり、優れた画質を有する高精細な静電像形成装置用の電荷発生制御素子を実現することができる。また請求項2～5記載の発明によれば、ライン電極の表面に成長するアルミヒロックを防止することができる。また請求項6～7記載の発明によれば、ライン電極内でのアルミニウム原子の移動が抑制されてアルミヒロックの成長が防止され、固体誘電体膜の信頼性の向上した電荷発生制御素子を製造することができる。

【0039】また請求項8記載の発明によれば、ライン電極端部での電界集中が抑制され、固体誘電体膜の絶縁破壊を防止することができる。また請求項9記載の発明によれば、ボンディングワイヤとパッドとの良好な接合が得られる電荷発生制御素子が実現できる。また請求項10記載の発明によれば、電荷発生器を構成する各素子に印加される電圧のばらつきを低減し、優れた画質を有する高精細な電荷発生器が得られる。また請求項11記載の発明によれば、複数個の電荷発生制御素子から構成される電荷発生器同志を接続して長尺の電荷発生器を構成する場合に、電荷発生器同志の接続部における電荷発生制御素子の配列の乱れを回避した電荷発生器を実現することができる。また請求項12記載の発明によれば、ライン電極間及び又はライン電極の配線とフィンガー電極間におけるクロストークを防止することが可能となる。

【図面の簡単な説明】

【図1】本発明に係る静電像形成装置の電荷発生制御素子の第1実施例を説明するための電荷発生器の平面構造及び断面構造を示す図である。

【図2】図1に示した第1実施例の製造工程を示す平面図及び断面図である。

【図3】図2に示す工程に続く製造工程を示す平面図及び断面図である。

【図4】図3に示す工程に続く製造工程を示す平面図及び断面図である。

\*【図5】図4に示す工程に続く製造工程を示す平面図及び断面図である。

【図6】図5に示す工程に続く製造工程を示す平面図及び断面図である。

【図7】本発明の第2実施例の一部を示す平面構造図である。

【図8】第2実施例の変形例を示す平面構造図である。

【図9】第2実施例の他の変形例を示す平面構造図である。

【図10】本発明の第3実施例を説明するための製造工程を示す図である。

【図11】本発明の第4実施例を説明するための製造工程を示す図である。

【図12】本発明の第5実施例を説明するための製造工程を示す図である。

【図13】本発明の第6実施例を説明するための製造工程を示す図である。

【図14】本発明の第7実施例を説明するための製造工程を示す図である。

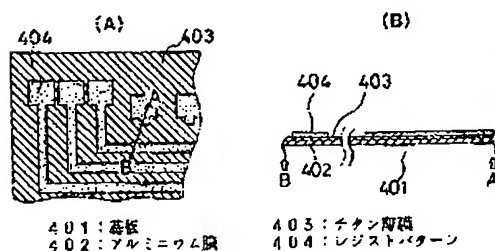
20 【図15】従来の静電像形成装置用の電荷発生器の一部分の断面を示す図である。

【図16】従来の電荷発生器の製造方法を説明するための分解斜視図である。

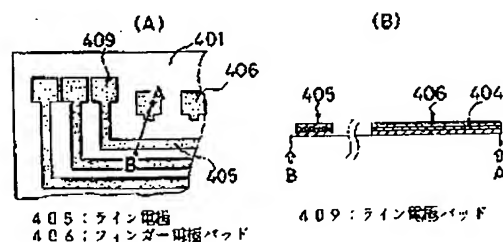
【符号の説明】

- 301 基板
- 302 ライン電極
- 303 チタン薄膜
- 304 誘電体膜
- 305 フィンガー電極
- 306 絶縁膜
- 307 スクリーン電極
- 308 フィンガー孔
- 309 スクリーン孔
- 310 フィンガー電極用ボンディングパッド
- 311 ライン電極用ボンディングパッド
- 312 コンタクトホール

【図2】



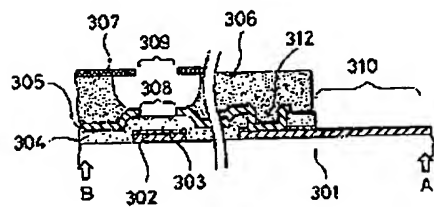
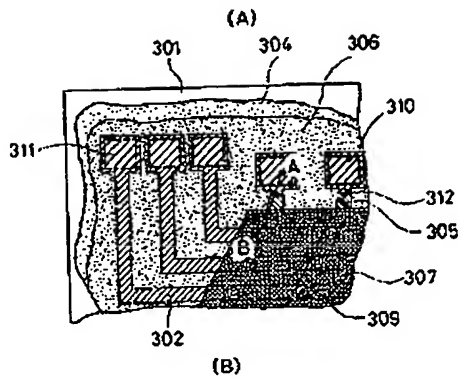
【図3】



(9)

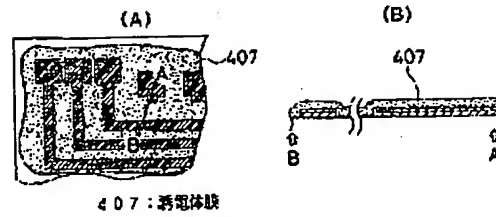
特開平 8-129292

【図1】

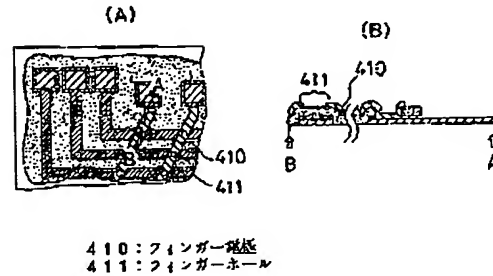


- |              |                 |
|--------------|-----------------|
| 301: 基板      | 307: スクリーン電極    |
| 302: ライン電極   | 308: フィンガー孔     |
| 303: ナタン層    | 309: スクリーン孔     |
| 304: 誘電体膜    | 310: フィンガー電極パッド |
| 305: フィンガー電極 | 311: ライン電極パッド   |
| 306: 絶縁膜     | 312: コンタクトホール   |

【図4】

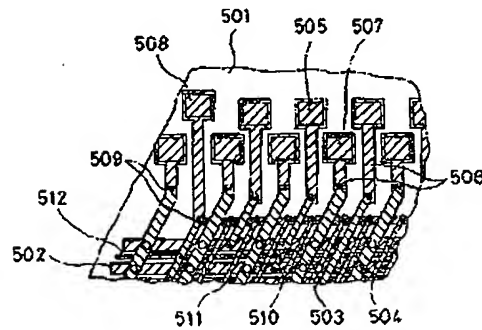


【図6】



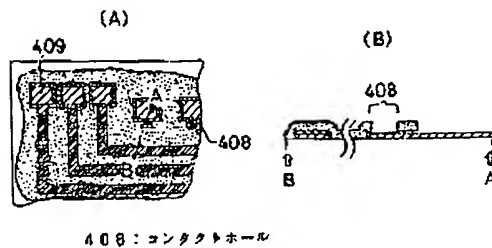
- |               |
|---------------|
| 410: フィンガー電極  |
| 411: フィンガーホール |

【図7】



- |                         |
|-------------------------|
| 501: 基板                 |
| 502: ライン電極              |
| 503: フィンガー電極            |
| 504: フィンガーホール           |
| 505: ライン電極パッド           |
| 506: 配線                 |
| 507: フィンガー電極パッド         |
| 508: 接触電極パッド            |
| 509: コンタクトホール           |
| 510: 配線                 |
| 511, 512: クロストーク防止用接地電極 |

【図5】

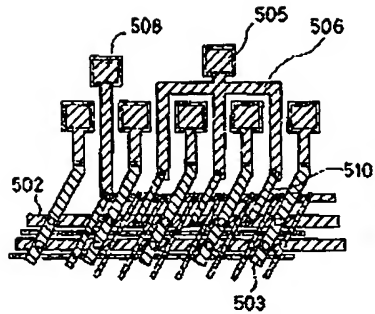


- |               |
|---------------|
| 408: コンタクトホール |
|---------------|

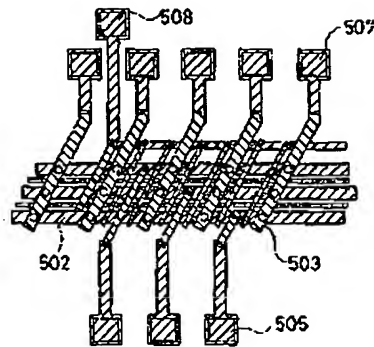
(10)

特開平8-129292

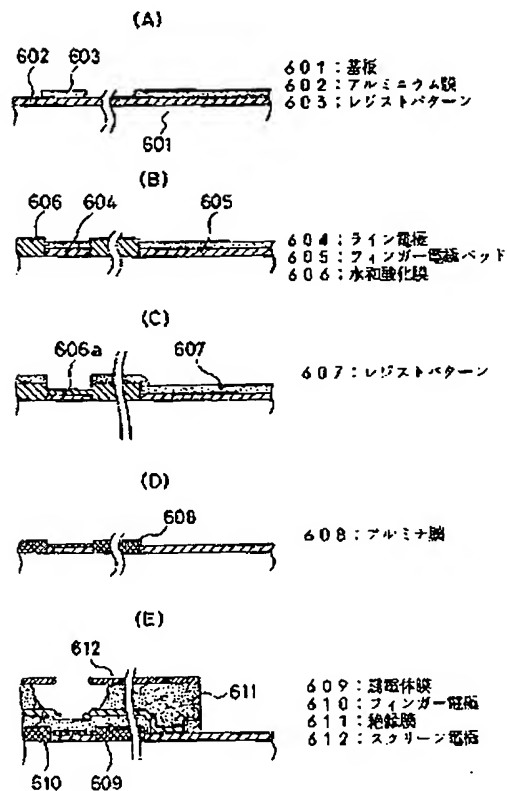
【図8】



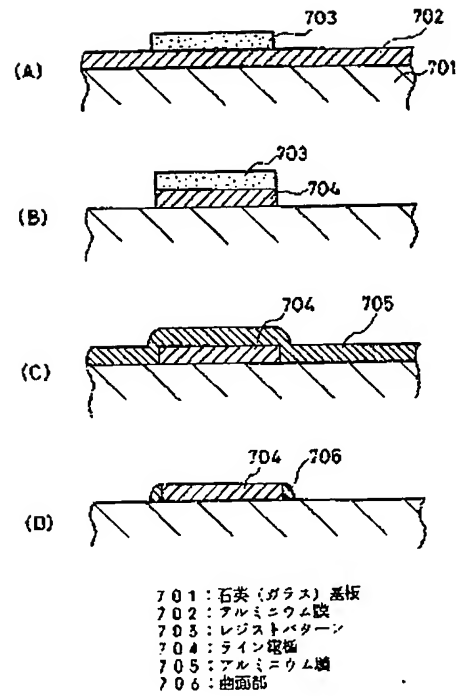
【図9】



【図10】



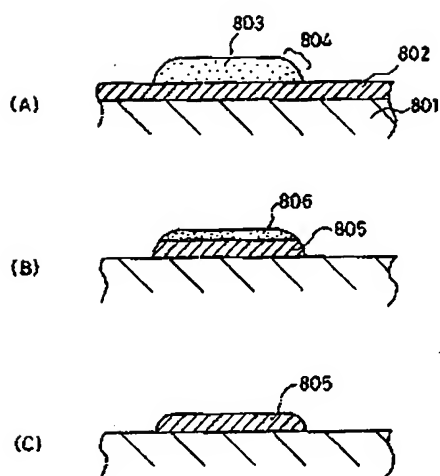
【図11】



(11)

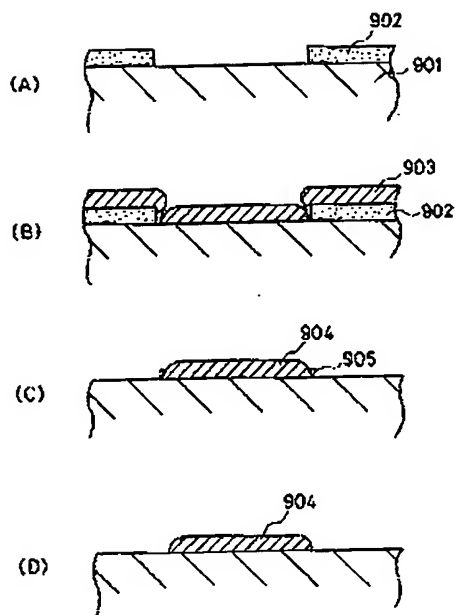
特開平 8-129292

【図12】



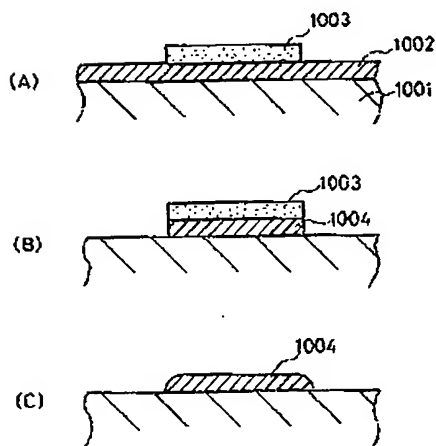
801: 石英(ガラス)基板  
 802: アルミニウム膜  
 803: レジストパターン  
 804: ライン電極  
 805: レジスト

【図13】



901: 石英(ガラス)基板  
 902: レジストパターン  
 903: アルミニウム膜  
 904: ライン電極  
 905: バリ

【図14】

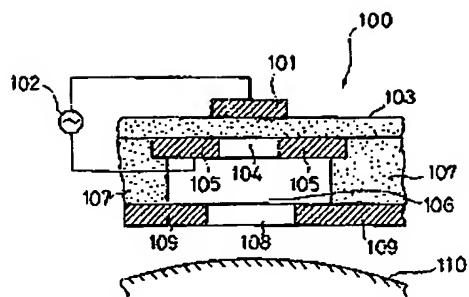


1001: 石英(ガラス)基板  
 1002: アルミニウム膜  
 1003: レジストパターン  
 1004: ライン電極

(12)

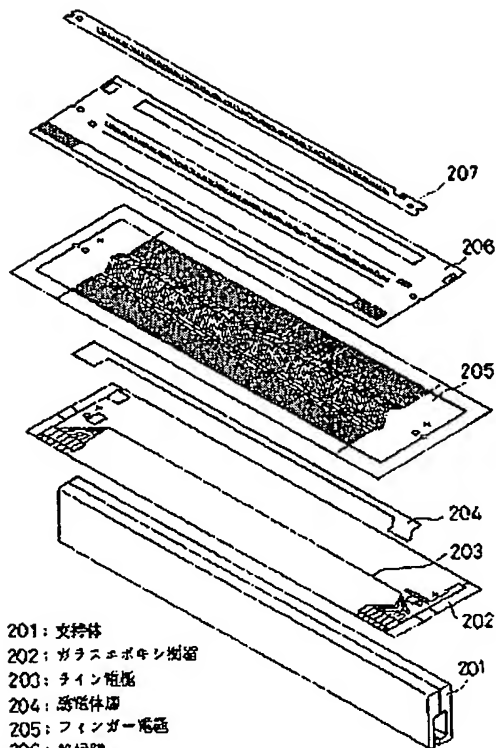
特開平8-129292

【図15】



- 100: 電荷発生制御素子  
 101: タイン絶縁  
 102: 電極  
 103: 誘電体層  
 104: フィンガー孔  
 105: フィンガー電極  
 106: チャンネル  
 107: 絶縁膜  
 108: スクリーン孔  
 109: スクリーン電極  
 110: ドラム

【図16】



- 201: 支持体  
 202: ガラスエポキシ樹脂  
 203: タイン絶縁  
 204: 誘電体層  
 205: フィンガー電極  
 206: 絶縁膜  
 207: スクリーン電極

フロントページの続き

(72)発明者 松本 一哉  
 東京都渋谷区幡ヶ谷2丁目43番2号 オリ  
 ンパス光学工業株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**